

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-314086

(43)Date of publication of application : 09.11.2001

(51)Int.Cl.

H02M 7/12

(21)Application number : 2000-130924

(71)Applicant : SANKEN ELECTRIC CO LTD

(22)Date of filing : 28.04.2000

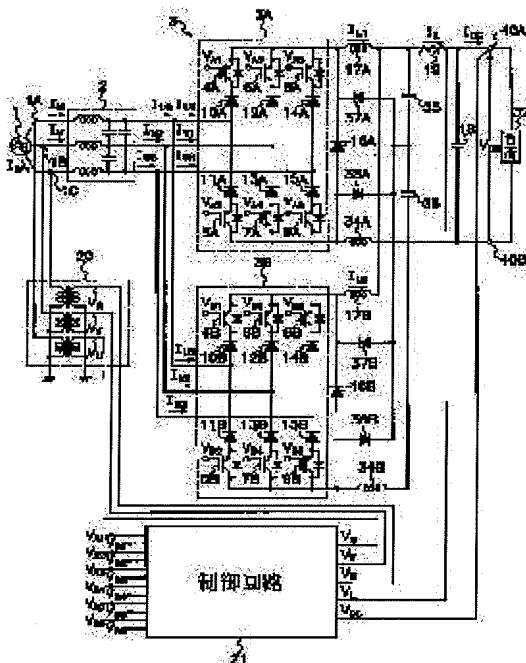
(72)Inventor : TSURUYA MAMORU
YOKOYAMA NOBUAKI

(54) AC-DC CONVERTER

(57)Abstract:

PROBLEM TO BE SOLVED: To inhibit breakdown of the switching element of a conversion circuit by an unequal voltage being generated by the unbalanced output current of an AC-DC converter.

SOLUTION: When first to sixth IGBTs (4A-9A; 4B-9B) in the first or second conversion circuit (3A, 3B) of this AC-DC converter are switched from ON to OFF, a current equivalent to the difference energy accumulated in positive- side DC reactors (17A, 17B) and negative side DC reactors (34A, 34B) flows to a DC circuit consisting of DC reactors (17A or 34A, 17B or 34B), a voltage divider capacitors (35 or 36), and voltage balancing diodes (37A, 38A), thus charging the voltage divider capacitors (35 or 36), thus charging the voltage dividing capacitors (35, 36) to a nearly equal voltage level, allowing an equal current to flow to the DC reactors (17A, 34A, 17B, 34B), applying an equal-level voltage to IGBTs (4A-9A; 4B-9B) that are off, and hence preventing the breakdown of the IGBTs (4A-9A; 4B-9B) in each of the conversion circuits (3A, 3B).



*** NOTICES ***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1]Two or more conversion circuits connected in parallel between an ac input terminal and a dc output terminal which are provided with the following and characterized by forming a direct-current circuit of said direct current reactor, a capacitor for partial pressures, and a rectifier for a voltage balance for every output terminal of said conversion circuit, Have a smoothing capacitor connected between said dc output terminals, and alternating current power supplied from said ac input terminal by carrying out the on-off action of the switching element provided in said conversion circuit is changed into direct current power by said conversion circuit, An AC-DC converter which takes out a dc output from said dc output terminal.

A rectifier for flowing back connected between output terminals of said conversion circuit.

A direct current reactor connected between each output terminal of said conversion circuit, and said dc output terminal.

At least two capacitors for partial pressures connected between said dc output terminals.

A rectifier for a voltage balance connected between a node of said rectifier for flowing back, and said direct current reactor, and a node of said capacitor for partial pressures.

[Claim 2]The AC-DC converter according to claim 1 which shifts each switching phase of two or more of said conversion circuits, and controls said switching element.

[Claim 3]Said conversion circuit is provided with the 1st conversion circuit and 2nd conversion circuit that were connected in parallel between said ac input terminal and a dc output terminal, and said direct current reactor, The AC-DC converter according to claim 1 or 2 provided with a right side direct current reactor and a negative side direct current reactor which are connected to a positive side output terminal and a negative side output terminal of said 1st conversion circuit and the 2nd conversion circuit, respectively.

[Claim 4]By carrying out on-off control of the switching element of two or more of said conversion circuits according to a level of current which flows into said direct current reactor, The AC-DC converter according to claim 1 which ac input current which flows into said two or more conversion circuits via said filter circuit from said ac input terminal is controlled to sine wave shape, and takes out a dc output of a constant voltage from said smoothing capacitor.

[Claim 5]The AC-DC converter comprising according to claim 3:

A reactor for right side current balance by which it was connected between said right side direct current reactors, and a center tap was connected to a right side dc output terminal.

A reactor for negative side current balance by which it was connected between said negative side direct current reactors, and a center tap was connected to a negative side dc output terminal.

[Translation done.]

*** NOTICES ***

JP0 and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]**[0001]**

[Field of the Invention] This invention belongs to the AC-DC converter which transforms ac input current into dc output current, especially the AC-DC converter which prevents destruction of the switching element provided in two or more conversion circuits.

[0002]

[Description of the Prior Art] The filter circuit (2) which the conventional AC-DC converter has a reactor and a capacitor as shown, for example in drawing 3, and is connected to the ac input terminal (1A, 1B, 1C) of a three phase alternating current power supply (1), The 1st and 2nd conversion circuits (3A, 3B) connected to the output terminal of a filter circuit (2), The 1st as a rectifier for flowing back connected between each output terminal of the 1st and 2nd conversion circuits (3A, 3B), and the 2nd diode for flowing back (16A, 16B), It has the smoothing capacitor (18) connected to the diode for flowing back (16A, 16B) via a direct current reactor (17A, 17B). The 1st which constitutes three pairs of switching elements to which bridge connection (bridge connection) of the 1st conversion circuit (3A) was carried out - the 6th IGBT (insulated gate type bipolar transistor) (4A-9A), every -- the [the 1st which constitutes the rectifier for prevention of backflow connected with IGBT (4A-9A) in series -] -- it has a diode for prevention of backflow of six (10A-15A). The 1st which similarly constitutes three pairs of switching elements to which bridge connection (bridge connection) of the 2nd conversion circuit (3B) was carried out - the 6th IGBT (insulated gate type bipolar transistor) (4B-9B), the [the 1st which constitutes the rectifier for prevention of backflow connected with each 1st / the / - / and the 6th IGBT (4B-9B) in series -] -- it has a diode for prevention of backflow of six (10B-15B). The current detection machine (19) connected between the direct current reactor (17A, 17B) and the output terminal (40A), Peace current I_L of current I_{L1} which flows into a right side direct current reactor (17A), and current I_{L2} which flows into a right side direct current reactor (17B) is detected as voltage V_L corresponding to the current. In the negative side line between smoothing capacitors (18), the respectively same negative side direct current reactor (34A, 34B) as a right side direct current reactor (17A, 17B) is connected with the 1st and 2nd diodes for flowing back (16A, 16B).

[0003] The transformer for phase voltage detection (20) connected to an ac input terminal (1A, 1B, 1C) detects ac-input-voltage V_U of U phase from a three phase alternating current power supply (1), V phase, and W phase, V_V , and V_W . A control circuit (21), The transformer for phase voltage detection. The 1st provided in the 1st conversion circuit (3A) according to detection voltage V_U of (20), V_V , V_W , detection voltage V_L of a current detection machine (19), and voltage V_{DC} of a smoothing capacitor (18) - the 6th IGBT. each of the gate terminal of (4A-9A) -- the [the 1st -] -- giving on-off-control signal V_{A1} of six, V_{A2} ; V_{A3} , V_{A4} ; V_{A5} , and V_{A6} , and on-off control of the 1st - the 6th IGBT (4-9) being carried out, and. each of the gate terminal of the 1st provided in the 2nd conversion circuit (3B) - the 6th IGBT (4B-9B) -- the [the 1st -] --

on-off-control signal V_{B1} of six, $V_{B2};V_{B3}$, $V_{B4};V_{B5}$, and V_{B6} . [give and] On-off control of the 1st – the 6th IGBT (4B–9B) is carried out.

[0004]As shown in drawing 4, a control circuit (21) A reference supply (22) and the 1st error amplifier (23), It has a phase current reference signal generating circuit (25), a chopping-sea oscillating circuit (26) and an PWM comparator (27, 28, 29), and a control signal output circuit (31) and a delay circuit (33). [the 2nd error amplifier (24),] [a line current pulse conversion circuit (30), and] A reference supply (22) generates reference voltage V_{RD} which specifies the reference value of dc output voltage V_{DC} outputted from the both ends of a smoothing capacitor (18). The 1st error amplifier (23) outputs those error voltage signal V_{E1} , comparing voltage V_{DC} of a smoothing capacitor (18) with reference voltage V_{RD} of a reference supply (22). The 2nd error amplifier (24) outputs those error voltage signal V_{E2} , comparing detection voltage V_L of a current detection machine (19) with output signal V_{E1} of the 1st error amplifier (23). Based on detection voltage V_U of the transformer for phase voltage detection (20), V_V , V_W , and output signal V_{E2} of the 2nd error amplifier (24), a phase current reference signal generating circuit (25) U phase, Current reference signal V_{RUV} of V phase and W phase, V_{RVW} , and V_{RWU} are generated. A chopping-sea oscillating circuit (26) generates chopping wave signal V_T of frequency (1–100 kHz) higher enough than the frequency (50–60 Hz) of a three phase alternating current power supply (1). An PWM comparator (27, 28, 29), U phase of a phase current reference signal generating circuit (25), PWM modulation signal V_{PUV} of the current of each phase, V_{PVW} and V_{PWU} are outputted comparing current reference signal V_{RUV} of V phase and W phase, V_{RVW} , and V_{RWU} with chopping wave signal V_T of a chopping-sea oscillating circuit (26). A line current pulse conversion circuit (30) PWM modulation signal V_{PUV} of each PWM comparator (27, 28, 29), V_{PVW} , and V_{PWU} "1". It changes into line current pulse signal V_{SU} ($=V_{PUV}-V_{PWU}$) of the ternary of "0" or "-1", V_{SV} ($=V_{PVW}-V_{PUV}$), and V_{SW} ($=V_{PWU}-V_{PVW}$). A control signal output circuit (31), The value of each line current pulse signal V_{SU} , V_{SV} , and V_{SW} is distinguished, respectively. the [the 1st given to each gate terminal of the 1st – the 6th IGBT (4A–9A) of a conversion circuit (3) –] -- on-off-control signal V_{A1} of six, $V_{A2};V_{A3}$, $V_{A4};V_{A5}$, and V_{A6} are outputted. A delay circuit (33), the [the 1st outputted from a control signal output circuit (31) –] -- the [the 1st in which the phase was behind / on-off-control signal V_{A1} of six – V_{A6} / only pi/2 [rad] –] -- on-off-control signal V_{B1} of six – V_{B6} via a delay circuit (33). It gives each gate terminal of the 1st – the 6th IGBT (4B–9B) of the 2nd conversion circuit (3B).

[0005]A control signal output circuit (31), When it is "1" any of each line current pulse signal V_{SU} , V_{SV} , and V_{SW} they are. The 1st which is boiled and is given to the gate terminal of the 1st, 3rd, or 5th IGBT (4A, 6A, 8A) by the side of right [of the arm of the 1st conversion circuit (3A) corresponding to it], the 3rd or 5th on-off-control signal V_{A1} , V_{A3} , and V_{A5} are used as a high (H) level. The 1st, 3rd, or 5th IGBT (4A, 6A, 8A) is made into an ON state. When it is "-1" any of each line current pulse signal V_{SU} , V_{SV} , and V_{SW} they are, The 2nd given to the gate terminal of the 2nd, 4th, or 6th IGBT (5A, 7A, 9A) of the negative side of the arm corresponding to it, the 4th or 6th on-off-control signal V_{A2} , V_{A4} , and V_{A6} are used as a high (H) level. The 2nd, 4th, or 6th IGBT (5A, 7A, 9A) is made into an ON state. When it is "0" any of each line current pulse signal V_{SU} , V_{SV} , and V_{SW} they are, The right side of the arm corresponding to it, and the 1st and 2nd IGBT(s) of a negative side (4A, 5A), The 3rd. And the 4th IGBT (6A, 7A). Or any 1 set of the 1st given to the gate terminal of the 5th and 6th IGBT(s) (8A, 9A) and the 2nd, the 3rd and the 4th or the 5th and 6th on-off-control signal V_{A1} , $V_{A2};V_{A3}$, $V_{A4};V_{A5}$, and the V_{A6} . Low (L) A level is used and the 1st and 2nd IGBT (4A, 5A), 3rd and 4th IGBT(s) (6A, 7A), or 5th and 6th IGBT(s)

(8A, 9A) are made into an OFF state. The 2nd conversion circuit (3B) operates similarly.

[0006]The 2nd conversion circuit (3B) that has the same composition as the 1st conversion circuit (3A), the 2nd diode for flowing back (16B), and a direct current reactor (17B, 34B). It is connected between a filter circuit (2) and a smoothing capacitor (18) in parallel with the 1st conversion circuit (3A), the diode for flowing back (16A), and a direct current reactor (17A, 34A). A control circuit (21) delays the switching phase of the 2nd conversion circuit (3B) only $\pi/2$ [rad] to the 1st conversion circuit (3A). According to the level of peace current I_L of current I_{L1} which flows into a right side direct current reactor (17A), and current I_{L2} which flows into a right side direct current reactor (17B), on-off control of the 1st conversion circuit (3A) and 2nd conversion circuit (3B) is carried out.

[0007]The operation of the conventional AC-DC converter shown in drawing 3 is as follows. For example, when ac input current I_U of U phase of the three phase alternating current power supply (1) shown in drawing 5 (A) is during a positive half cycle, Detection voltage V_L of a current detection machine (19). And the transformer for phase voltage detection. According to detection voltage V_U of (20), V_V , V_W and voltage V_{DC} of a smoothing capacitor (18), 1st on-off-control signal V_{A1} by which PWM modulation was carried out. The control signal output circuit in a control circuit (21). It is inputted into the gate terminal of the 1st IGBT (4A) in the (31) to 1st conversion circuit (3A), and the on-off action of the 1st IGBT (4A) of the 1st conversion circuit (3A) is carried out. this, simultaneously 2nd on-off-control signal V_{A2} inputted into the gate terminal of the 2nd IGBT (5A) of the 1st conversion circuit (3A) -- a low -- it will become fixed and the 2nd IGBT (5A) of the 1st conversion circuit (3A) will be in an OFF state.

[0008]When ac input current I_U of U phase of a three phase alternating current power supply (1) is during a negative half cycle, Detection voltage V_L of a current detection machine (19). And the transformer for phase voltage detection. According to detection voltage V_U of (20), V_V , V_W , and voltage V_{DC} of a smoothing capacitor (18), 2nd on-off-control signal V_{A2} by which PWM modulation was carried out. The control signal output circuit in a control circuit (21). It is inputted into the gate terminal of the 2nd IGBT (5A) of the (31) to 1st conversion circuit (3A), and the on-off action of the 2nd IGBT (5A) of the 1st conversion circuit (3A) is carried out. this, simultaneously 1st on-off-control signal V_{A1} inputted into the gate terminal of the 1st IGBT (4A) of the 1st conversion circuit (3A) -- a low -- it will become fixed and the 1st IGBT (4A) of the 1st conversion circuit (3A) will be in an OFF state. Thereby, current I_{U1} inputted into U phase arm of the 1st conversion circuit (3A) serves as a pulse current waveform of positive/negative, as shown in drawing 5 (B).

[0009]The harmonic content of the low next is removed by the filter circuit (2), and pulse form current I_{U0} of the positive/negative inputted into U phase arm of the 1st and 2nd conversion circuits (3A, 3B) serves as sinusoidal current of only a fundamental wave component. Operation of the approximately said appearance is performed also on V phase arm and W phase arm as the above. However, when the 1st IGBT (4A, 4B) of U phase arm is an ON state, any one of the 4th IGBT (7A, 7B) of V phase arm or the 6th IGBT (9A, 9B) of W phase arm will be in an ON state. When the 2nd IGBT (5A, 5B) of U phase arm is an ON state, any one of the 3rd IGBT (6A, 6B) of V phase arm or the 5th IGBT (8A, 8B) of W phase arm will be in an ON state.

[0010]When ac input current I_{U0} of U phase of the three phase alternating current power supply (1) shown in drawing 5 (A) is during a positive half cycle, on the other hand, to the gate terminal of the 1st IGBT (4B) in the 2nd conversion circuit (3B). 1st on-off-control signal V_{B1} in which the phase was from the control signal output circuit (31) in a control circuit (21) only $\pi/2$ [rad] via the delay circuit (33) is inputted. To the 1st IGBT (4A) of the 1st conversion circuit (3A), only $\pi/2$ [rad], a switching phase is overdue and the on-off action of the 1st IGBT (4B) of the 2nd conversion circuit (3B) is carried out.

[0011]Therefore, when the 1st IGBT (4A, 4B) of U phase arm of the 1st and 2nd conversion

circuits (3A, 3B) and the 4th IGBT (7A, 7B) of V phase arm are ON states, for example, U phase output of a three phase alternating current power supply (1), a filter circuit (2), the 1st diode for prevention of backflow (10A, 10B), The 1st IGBT (4A, 4B), a direct current reactor (17A, 17B), A smoothing capacitor (18) and load (32), the 4th IGBT (7A, 7B), Current flows in the 4th diode for prevention of backflow (13A, 13B), a filter circuit (2), and the course of V phase output of a three phase alternating current power supply (1), energy is accumulated in a right side direct current reactor (17A, 17B), and a smoothing capacitor (18) is charged. Then, if the 1st IGBT (4) of U phase arm of the 1st and 2nd conversion circuits (3A, 3B) is turned off, The stored energy of a right side direct current reactor (17A, 17B) and the electric charge of a smoothing capacitor (18) are emitted, and current flows in the course of a right side direct current reactor (17A), a smoothing capacitor (18) and load (32), and the diode for flowing back (16). When the 2nd IGBT (5A, 5B) of U phase arm of the 1st and 2nd conversion circuits (3A, 3B) and the 3rd IGBT (6A, 6B) of V phase arm are ON states, V phase output of a three phase alternating current power supply (1), a filter circuit (2), the 3rd diode for prevention of backflow (12A, 12B), The 3rd IGBT (6A, 6B), a direct current reactor (17A, 17B), A smoothing capacitor (18) and load (32), the 2nd IGBT (5A, 5B), Current flows in the 2nd diode for prevention of backflow (11A, 11B), a filter circuit (2), and the course of U phase output of a three phase alternating current power supply (1), energy is accumulated in a direct current reactor (17A, 17B), and a smoothing capacitor (18) is charged. Then, if the 2nd IGBT (5A, 5B) of U phase arm of the 1st and 2nd conversion circuits (3A, 3B) is turned off, The stored energy of a right side direct current reactor (17A, 17B) and the electric charge of a smoothing capacitor (18) are emitted, and current flows in the course of a direct current reactor (17A, 17B), a smoothing capacitor (18) and load (32), and the diode for flowing back (16). The 1st. And the 3rd of V phase arm of the 2nd conversion circuit (3A, 3B). And the 4th IGBT. The 5th of (6A, 6B, 7A, 7B) and W phase arm. And the 6th IGBT. When (8A, 8B, 9A, 9B) carry out an on-off action. Or also when the 1st and 2nd IGBT(s) (4A, 4B, 5A, 5B) of U phase arm of the 1st and 2nd conversion circuits (3A, 3B) and the 5th and 6th IGBT(s) (8A, 8B, 9A, 9B) of W phase arm carry out an on-off action, operation of the approximately said appearance is performed as the above. By the above, direct-current I_L of the constant level shown in drawing 5 (E) flows into a direct current reactor (17), and dc output voltage V_{DC} occurs to the both ends of a smoothing capacitor (18).

[0012]Dc output voltage V_{DC} outputted by the 1st – the on-off action of the 6th IGBT (4A–9A, 4B–9B) of the 1st and 2nd conversion circuits (3A, 3B) from the both ends of a smoothing capacitor (18), It is compared with reference voltage V_{RD} of a reference supply (22) by the 1st error amplifier (23) in a control circuit (21), and error voltage signal V_{E1} of dc output voltage V_{DC} and reference voltage V_{RD} is outputted from the 1st error amplifier (23). Error voltage signal V_{E1} of the 1st error amplifier (23), Within the 2nd error amplifier (24), it is compared with detection voltage V_L of the direct current reactor (17) detected with the current detection machine (19), and error voltage signal V_{E2} of error voltage signal V_{E1} and detection voltage V_L is outputted from the 2nd error amplifier (24). Error voltage signal V_{E2} of the 2nd error amplifier (24), It is inputted into a phase current reference signal generating circuit (25) with detection voltage V_U of the transformer for phase voltage detection (20), V_V , and V_W . Current reference signal V_{RUV} of U phase shown in drawing 6 (A) from a phase current reference signal generating circuit (25) based on detection voltage V_U , V_V , V_W , and error voltage signal V_{E2} , V phase, and W phase, V_{RVW} , and V_{RWU} are outputted. Current reference signal V_{RUV} of U phase of a phase current reference signal generating circuit (25), V phase, and W phase, V_{RVW} , and V_{RWU} . It is compared with chopping wave signal V_T of a chopping-sea oscillating circuit (26) by each PWM comparator (27, 28, 29), respectively, It is set to a low when the relation between current reference signal V_{RUV} , V_{RVW} , and V_{RWU} and chopping wave signal V_T is $V_{RUV}, V_{RVW}, \text{ and } V_{RWU} < V_T$, Drawing 6 (B)

which serves as a high level at the time of V_{RUV} , V_{RVW} , and $V_{RWU} > V_T$, PWM modulation signal V_{PUV} shown in (C) and (D), V_{PVW} , and V_{PWU} are outputted from each PWM comparator (27), (28), and (29). PWM modulation signal V_{PUV} of each PWM comparator (27), (28), and (29), V_{PVW} , and V_{PWU} . By a line current pulse conversion circuit (30), respectively Drawing 6 (E), (F), It is changed into line current pulse signal $V_{PUV} - V_{PWU} = V_{SU}$; $V_{PVW} - V_{PUV} = V_{SV}$; $V_{PWU} - V_{PVW} = V_{SW}$ shown in (G). Line current pulse signal V_{SU} of a line current pulse conversion circuit (30), V_{SV} , and V_{SW} . Those values, i.e., "1", "0", or "-1" are distinguished in a control signal output circuit (31), respectively, each gate terminal of the 1st – the 6th IGBT (4–9) of a control signal output circuit (31) to a conversion circuit (3) -- the [the 1st –] -- on-off-control signal V_{G1} of six, V_{G2} , V_{G3} , V_{G4} , V_{G5} , and V_{G6} are given, respectively.

[0013]Current I_L which flows into a direct current reactor (17) by the above, and U phase of a three phase alternating current power supply (1), According to ac-input-voltage V_U of V phase and W phase, V_V , V_W , and dc output voltage V_{DC} of the both ends of a smoothing capacitor (18), on-off control of the 1st – the 6th IGBT (4–9) in a conversion circuit (3) is carried out by the control circuit (21), From a three phase alternating current power supply (1), via a filter circuit (2) U phase of a conversion circuit (3), Ac input current I_{U0} which flows into V phase and W phase arm, I_{V0} , and I_{W0} are controlled by sine wave shape, and dc output voltage V_{DC} outputted from the both ends of a smoothing capacitor (18) is held at a constant level.

[0014]this, simultaneously 2nd on-off-control signal V_{B2} inputted into the gate terminal of the 2nd IGBT (5B) of the 2nd conversion circuit (3B) -- a low -- it will become fixed and the 2nd IGBT (5B) of the 2nd conversion circuit (3B) will be in an OFF state. When ac input current I_U of U phase of a three phase alternating current power supply (1) is during a negative half cycle, to the gate terminal of the 2nd IGBT (5B) of the 2nd conversion circuit (3B). 2nd on-off-control signal V_{B2} in which the phase was from the control signal output circuit (31) in a control circuit (21) only $\pi/2$ [rad] via the delay circuit (33) is inputted, To the 2nd IGBT (5A) of the 1st conversion circuit (3A), only $\pi/2$ [rad], a switching phase is overdue and the on-off action of the 2nd IGBT (5B) of the 2nd conversion circuit (3B) is carried out. this, simultaneously 1st on-off-control signal V_{B1} inputted into the gate terminal of the 1st IGBT (4B) of the 2nd conversion circuit (3B) -- a low -- it will become fixed and the 1st IGBT (4B) in the 2nd conversion circuit (3B) will be in an OFF state. Current I_{U2} inputted into U phase arm of the 2nd conversion circuit (3B) by this as shown in drawing 5 (C), It becomes a pulse current waveform of the positive/negative in which the phase was only $\pi/2$ [rad] to current I_{U1} inputted into U phase arm of the 1st conversion circuit (3A) shown in drawing 5 (B).

[0015]Therefore, pulse form current I_{U1} of the positive/negative inputted into U phase arm of the 1st conversion circuit (3A), Since peace $I_{U1} + I_{U2}$ with pulse form current I_{U2} of the positive/negative inputted into U phase arm of the 2nd conversion circuit (3B) serves as current I_{U0} of the output side of a filter circuit (2), As shown in drawing 5 (D), it becomes the current wave form of a convex form with which the low following harmonics were controlled, and peak value I_{U0P} of pulse form current will become $1/2$ as compared with the case where the number of conversion circuits (number of stages) is one, and switching frequency will be twice. Harmonic content is removed by the filter circuit (2) and current I_U of the input side of the filter circuit (2) shown in drawing 5 (A) serves as sinusoidal current of only a fundamental wave component.

Operation of the approximately said appearance is performed as the above also with the 1st and 2nd V phase arms and W phase arms of a conversion circuit (3A, 3B). However, any conversion circuit (3A, 3B), when the 1st IGBT (4A, 4B) of U phase arm is an ON state, any one of the 4th IGBT (7A, 7B) of V phase arm or the 6th IGBT (9) of W phase arm will be in an ON state, When

the 2nd IGBT (5A, 5B) of U phase arm is an ON state, any one of the 3rd IGBT (6A, 6B) of V phase arm or the 5th IGBT (8A, 8B) of W phase arm will be in an ON state.

[0016]In the AC-DC converter shown in drawing 3, from a three phase alternating current power supply (1), via a filter circuit (2) U phase of a conversion circuit (3), Since ac input current I_{U0} which flows into V phase and W phase arm, I_{V0} , and I_{W0} are controlled by sine wave shape and dc output voltage V_{DC} outputted from the both ends of a smoothing capacitor (18) is held at a constant level, an input power factor -- abbreviated -- while being able to go up to 1.0 -- high -- stable dc output voltage V_{DC} is obtained. By delaying the switching phase of the 2nd conversion circuit (3B) connected in parallel to the 1st conversion circuit (3A) only $\pi/2$ [rad], Since the low following harmonics of current I_{U0} of U phase in the output side of a filter circuit (2), V phase, and W phase, I_{V0} , and I_{W0} are controlled, Peak value I_{U0P} of pulse form current, I_{V0P} , and I_{W0P} will become 1/2 as compared with the case where the number of conversion circuits (number of stages) is one, and switching frequency will be twice. For this reason, since it becomes about $1/2^2$ double = about 1 / 4 times as compared with the case where the number of conversion circuits (number of stages) is one and the outside of these parts becomes small, the value of the inductance of a reactor and the electric capacity of a capacitor which constitutes a filter circuit (2) can miniaturize a filter circuit (2). since the maximum of current which similarly flows into the 1st which constitutes the 1st and 2nd conversion circuits (3A, 3B) - the 6th IGBT (4A-9A;4B-9B) also becomes 1/2 -- every -- IGBT (4A-9A;4B-9B) is made small, and the 1st and 2nd conversion circuits (3A, 3B) can be miniaturized. Therefore, it becomes possible to make small a filter circuit (2) and the 1st and 2nd conversion circuits (3A, 3B), and to miniaturize an AC-DC converter. Since the conversion circuit (3), the diode for flowing back (16), and the direct current reactor (17) were connected to two-step parallel, there is an advantage which can obtain a mass AC-DC converter easily.

[0017]

[Problem(s) to be Solved by the Invention]However, in the conventional AC-DC converter shown in drawing 3, a difference may arise on the level of current with which the output current of one conversion circuit (3A or 3B) flows into the output side of the conversion circuit (3B or 3A) of another side in a surroundings lump, a positive side output line, and a negative side output line. For example, the current of 4.5A flows into a negative side output line to the current of 5.5A (ampere) flowing into the positive side output line of the 1st conversion circuit (3A), The current of 5.5A may flow into a negative side output line to the current of 4.5A flowing into the positive side output line of the 2nd conversion circuit (3B). Since the direct current reactor (17A, 34A;17B, 34B) is especially connected to the right side of each conversion circuit (3A, 3B), and the output line of a negative side, When the 1st provided in each conversion circuit (3A, 3B) - the 6th IGBT (4A-9A;4B-9B) change from one to OFF, It might be impressed by IGBT which the voltage produced in a direct current reactor (17A, 34A;17B, 34B) turned off unequally, and IGBT in each conversion circuit (3A, 3B) might be destroyed.

[0018]An object of this invention is to provide the AC-DC converter which can control destruction of the switching element of the conversion circuit by the unequal voltage generated according to the output current of disequilibrium.

[0019]

[Means for Solving the Problem]Two or more conversion circuits (3A, 3B) which were connected in parallel between an ac input terminal (1A, 1B, 1C) and a dc output terminal (40A, 40B) as for an AC-DC converter by this invention, It has a smoothing capacitor (18) connected between dc output terminals (40A, 40B), Alternating current power supplied from an ac input terminal (1A, 1B, 1C) by carrying out the on-off action of the switching element (4A-9A;4B-9B) provided in a conversion circuit (3A, 3B) is changed into direct current power by a conversion circuit (3A, 3B), A dc output can be taken out from a dc output terminal (40A, 40B). This AC-DC converter is provided with the following.

A rectifier for flowing back connected between output terminals of a conversion circuit (3A, 3B)

(16A, 16B).

A direct current reactor connected between each output terminal of a conversion circuit (3A, 3B), and a dc output terminal (40A, 40B) (17A, 17B, 34A, 34B).

At least two capacitors for partial pressures connected between dc output terminals (40A, 40B) (35, 36).

A rectifier for a voltage balance connected a node of a rectifier for flowing back (16A, 16B), and a direct current reactor (17A, 17B, 34A, 34B), a node of a capacitor for partial pressures (35, 36), and in between (37A, 38A, 37B, 38B).

A direct-current circuit of a direct current reactor (17A, 17B, 34A, 34B), a capacitor for partial pressures (35, 36), and a rectifier for a voltage balance (37A, 38A, 37B, 38B) is formed for every output terminal of a conversion circuit (3A, 3B). If a switching element (4A-9A;4B-9B) in which conversion circuit (3A, 3B) is changed from one to OFF, Current equivalent to difference of energy accumulated into a direct current reactor (17A, 17B and 34A, or 34B) A direct current reactor (17A, 34A and 17B, or 34B), It flows into a direct-current circuit constituted by capacitor for partial pressures (35 or 36), and a rectifier for a voltage balance (37A, 38A, 37B, 38B), and a capacitor for partial pressures (35 or 36) is charged. as a result, a capacitor for partial pressures (35, 36) --- abbreviated, since an equivalent voltage level charges and equivalent current flows into a direct current reactor (17A, 34A, 17B, 34B), It is impressed by a switching element (4A-9A;4B-9B) which voltage of an equivalent level turns off, and destruction of a switching element (4A-9A;4B-9B) in each conversion circuit (3A, 3B) can be prevented.

[0020]Each switching phase of two or more conversion circuits (3A, 3B) is shifted, and a switching element (4A-9A;4B-9B) is controlled by an embodiment of the invention. A conversion circuit (3) is provided with the 1st conversion circuit (3A) and 2nd conversion circuit (3B) that were connected in parallel between an ac input terminal (1A, 1B, 1C) and a dc output terminal (40A, 40B). A direct current reactor (17A, 17B, 34A, 34B) is provided with a right side direct current reactor (17A, 17B) and a negative side direct current reactor (34A, 34B) which are connected to a positive side output terminal and a negative side output terminal of the 1st conversion circuit (3A) and the 2nd conversion circuit (3B), respectively. For this reason, a mass AC-DC converter can be obtained easily.

[0021]By carrying out on-off control of the switching element (4A-9A;4B-9B) of two or more conversion circuits (3A, 3B) according to a level of current (I_L) which flows into a direct current reactor (17A, 17B, 34A, 34B), Control ac input current (I_{U0} , I_{V0} , I_{W0}) which flows into two or more conversion circuits (3A, 3B) via a filter circuit (2) from an ac input terminal (1A, 1B, 1C) to sine wave shape, and. A dc output (V_{DC}) of a constant voltage is taken out from a smoothing capacitor (18). The low following harmonics included in ac input current (I_{U0} , I_{V0} , I_{W0}) of an output side of a filter circuit (2) will be controlled by this, and peak value of pulse form current will be abbreviated 1/2 twice as compared with a case where the number of conversion circuits (number of stages) is one. Therefore, since a reactor and a capacitor which constitute a filter circuit (2) can be made small, it becomes possible to make a filter circuit (2) small and to miniaturize an AC-DC converter.

[0022]A reactor for right side current balance (41) by which it was connected between right side direct current reactors (17A, 17B), and a center tap was connected to a right side dc output terminal (40A) in other embodiments of this invention, It has a reactor for negative side current balance (42) by which it was connected between negative side direct current reactors (34A, 34B), and a center tap was connected to a negative side dc output terminal (40B). When current based on a level difference of current which flows into each positive side output line of the 1st and 2nd conversion circuits (3A, 3B) flows into a reactor for right side current balance (41), equivalent current which balance was able to take flows into a positive side output line of each conversion circuit (3A, 3B). When similarly current based on a level difference of current which flows into each negative side output line of the 1st and 2nd conversion circuits (3A, 3B) flows into a reactor for negative side current balance (42), equivalent current which balance was able to take flows into a negative side output line of each conversion circuit (3A, 3B). Therefore,

since voltage which balance was able to take is impressed to a turned-off switching element (4A-9A;4B-9B) in the 1st and 2nd conversion circuits (3A, 3B), destruction of a switching element (4A-9A;4B-9B) in each conversion circuit (3A, 3B) can be prevented.

[0023]

[Embodiment of the Invention]Hereafter, the embodiment of the AC-DC converter by this invention is described about drawing 1 and drawing 2. However, at drawing 1, give the same numerals to the same part as drawing 4, and the explanation is omitted, and by drawing 2 in which other embodiments of the AC-DC converter by this invention are shown, the same numerals are given to the same part as drawing 1, and the explanation is omitted. As shown in drawing 1, the AC-DC converter of this embodiment, The capacitor for partial pressures (35, 36) is connected in parallel with a smoothing capacitor (18) between dc output terminals (40A, 40B), The feature is at the point of having connected the diode for a voltage balance as a rectifier for a voltage balance (37A, 38A, 37B, 38B) between the node of the diode for flowing back (16A, 16B), and a direct current reactor (17A, 17B, 34A, 34B), and the node of the capacitor for partial pressures (35, 36). Thereby, the direct-current circuit of a direct current reactor (17A, 17B, 34A, 34B), the capacitor for partial pressures (35, 36), and the diode for a voltage balance (37A, 38A, 37B, 38B) is formed for every output terminal of the 1st and 2nd conversion circuits (3A, 3B). Other composition is the same as that of the conventional AC-DC converter shown in drawing 3.

[0024]Suppose that 5.5A flows into the positive side output line of the 1st conversion circuit (3A), the output current of 4.5A flows into a negative side output line, 4.5A flows into the positive side output line of the 2nd conversion circuit (3B), and the output current of 5.5A flows into a negative side output line in the above-mentioned composition. If the 1st – the 6th IGBT (4A-9A;4B-9B) in each conversion circuit (3A, 3B) turn off in this state, In order that the current of 4.5A may flow into the negative side direct current reactor (34A) by the side of the 1st conversion circuit (3A) and the current of 5.5A may flow into a right side direct current reactor (17A), The current of the difference flows in the course of the diode for the right side direct-current-reactor (17A) and capacitor (35) voltage balance for partial pressures (37A), and the capacitor for partial pressures (35) is charged. In order that similarly the current of 4.5A may flow into the right side direct current reactor (17B) by the side of the 2nd conversion circuit (3B) and the current of 5.5A may flow into a negative side direct current reactor (34B), The current of the difference flows in the course of a negative side direct current reactor (34B), the diode for a current balance (38B), and the capacitor for partial pressures (36), and the capacitor for partial pressures (36) is charged. as a result, the capacitor for partial pressures (35, 36) -- abbreviated -- since an equivalent voltage level charges, the current of an equivalent level flows into a right side direct current reactor (17A, 17B) and a negative side direct current reactor (34A, 34B). Since the voltage of an equivalent level is impressed to the 1st turned off – the 6th IGBT (4A-9A;4B-9B) in the 1st and 2nd conversion circuits (3A, 3B) by this, The 1st – the destruction of the 6th IGBT (4A-9A;4B-9B) in each conversion circuit (3A, 3B) by the unequal voltage generated according to the output current of disequilibrium can be prevented. Since fundamental operation of the AC-DC converter of this embodiment is completely the same as operation of the conventional AC-DC converter shown in drawing 3, explanation is omitted.

[0025]As mentioned above, if the 1st or the 1st in the 2nd conversion circuit (3A, 3B) – the 6th IGBT (4A-9A;4B-9B) are changed from one to OFF in this embodiment, The current equivalent to the difference of the energy accumulated into the direct current reactor (17A, 17B and 34A, or 34B) A direct current reactor (17A, 34A and 17B, or 34B), It flows into the direct-current circuit constituted by the capacitor for partial pressures (35 or 36), and the diode for a voltage balance (37A, 38A, 37B, 38B), and the capacitor for partial pressures (35 or 36) is charged. thereby -- the capacitor for partial pressures (35, 36) -- abbreviated, since an equivalent voltage level charges and equivalent current flows into a direct current reactor (17A, 34A, 17B, 34B), The voltage of an equivalent level is impressed to the 1st or the 1st in the 2nd conversion circuit (3A, 3B) – the 6th IGBT (4A-9A;4B-9B), and destruction of the 1st – the 6th IGBT (4A-9A;4B-9B) can be prevented.

[0026]Between right side direct current reactors (17A, 17B), drawing 2 connects the reactor for

right side current balance (41), and connects the center tap of the reactor for right side current balance (41), and a right side dc output terminal (40A), and. Another embodiment of the AC-DC converter by this invention which connected the reactor for negative side current balance (42), and connected the center tap and negative side dc output terminal (40B) of the reactor for negative side current balance (42) between negative side direct current reactors (34A, 34B) is shown. Suppose that the current of 5.5A flows into the positive side output line of the 1st conversion circuit (3A), the current of 4.5A flows into a negative side output line, the current of 4.5A flows into the positive side output line of the 2nd conversion circuit (3B), and the current of 5.5A flows into a negative side output line in the case of operation. At this time, the difference of 1.0A occurs on the level of current which flows into the positive side output line by the side of the 1st conversion circuit (3A), and the positive side output line by the side of the 2nd conversion circuit (3B). When the current based on this level difference flows into the reactor for right side current balance (41), In order to commit the current of the positive side output line by the side of the 1st conversion circuit (3A) so that it may decrease, and to commit the current of the positive side output line by the side of the 2nd conversion circuit (3B) so that it may increase, the equivalent current which balance was able to take flows through both positive side output lines. Since the same operation arises also with the reactor for negative side current balance (42), the equivalent current which balance was able to take flows also into a negative side output line. At the time of OFF of the 1st – the 6th IGBT (4A-9A;4B-9B). Like the embodiment of drawing 1, current flows in the course of the diode for the capacitor (35) voltage balance for the right side direct-current-reactor (17A) and reactor (41) partial pressures for right side current balance (37A), and the capacitor for partial pressures (35) is charged. The same operation also produces the 2nd conversion circuit (3B) side, it flows in the course of the reactor for the negative side direct-current-reactor (34B), diode for voltage balance (38B), and capacitor (36) negative-side current balance for partial pressures (42), and the capacitor for partial pressures (36) is charged. As a result, the voltage which balance was able to take is impressed to the 1st turned off in the 1st and 2nd conversion circuits (3A, 3B) – the 6th IGBT (4A-9A;4B-9B), and the 1st – the destruction of the 6th IGBT (4A-9A;4B-9B) in each conversion circuit (3A, 3B) can be prevented.

[0027]The embodiment of this invention is not limited to the aforementioned embodiment, but various change is possible for it. For example, although the gestalt which uses IGBT (insulated gate type bipolar transistor) as a switching element which constitutes the 1st and 2nd conversion circuits (3) from an above-mentioned embodiment was shown, It is usable in MOS-FET (MOS type field effect transistor), a junction type bipolar transistor, or J-FET (junction field effect transistor). Although the above-mentioned embodiment showed the gestalt which connected the conversion circuit (3), the diode for flowing back (16), and the direct current reactor (17) to two-step parallel between the filter circuit (2) and the smoothing capacitor (18), it is also possible to connect with two or more step parallel. In this case, an angle [as opposed to / respectively / 1 switching periods of a conversion circuit (3) / phase / of the conversion circuit (3) of each stage / switching / the reciprocal twice of the number of stages of a conversion circuit (3)], Namely, if it shifts pi/n [rad] (n: number of stages of a conversion circuit (3)) every and on-off control is carried out, U phase in the output side of a filter circuit (2), Pulse form current I_{U0} of V phase and W phase, I_{V0} , peak value I_{U0P} of I_{W0} , I_{V0P} , and I_{W0P} will be $1/n$ time as compared with the case where the number of conversion circuits (3) is one, and switching frequency will be n times. Therefore, since the inductance of a reactor and the electrostatic capacity value of a capacitor which constitute a filter circuit (2) are made as compared with the case where the number of conversion circuits (3) is one, still smaller than an about $1/n^2$ double next door and said embodiment, There is an advantage which can miniaturize a filter circuit (2) further according to the number of stages of a conversion circuit (3). Since the conversion circuit (3), the diode for flowing back (16), and the direct current reactor (17) were connected to two or more step parallel between the filter circuit (2) and the smoothing capacitor (18), the AC-DC converter of still bigger capacity than the above-mentioned embodiment can be obtained. It can be understood easily that this invention is applicable not only to the case of the

AC-DC converter for three phase alternating currents but the AC-DC converter for the polyphase currents more than the object for single-phase alternative currents or a three phase. [0028]The following operation effect is obtained in an embodiment of the invention.

[1] the capacitor for partial pressures (35, 36) -- abbreviated, since an equivalent voltage level charges and equivalent current flows into a direct current reactor (17A, 34A, 17B, 34B), It is impressed by IGBT (4A-9A;4B-9B) which the voltage of an equivalent level turns off, and destruction of IGBT (4A-9A;4B-9B) in each conversion circuit (3A, 3B) can be prevented.

[2] the level of current (I_L) which flows into a right side direct current reactor (17A, 17B) -- in addition, According to either [at least] the voltage (V_U , V_V , V_W) of AC power supply (1), or the voltage (V_{DC}) of a smoothing capacitor (18), Since on-off control of the 1st conversion circuit (3A) and 2nd conversion circuit (3B) is carried out, Control the ac input current (I_{U0} , I_{V0} , I_{W0}) which flows into the 1st conversion circuit (3A) and 2nd conversion circuit (3B) via a filter circuit (2) from AC power supply (1) to a more exact sine wave, and. The dc output (V_{DC}) of a more stable constant voltage can be taken out from a smoothing capacitor (18).

[3] Two or more conversion circuits (3A, 3B) and two or more right side direct current reactors (17A, 17B) are connected between a filter circuit (2) and a smoothing capacitor (18), By carrying out on-off control of the 1st conversion circuit (3A) and 2nd conversion circuit (3B) according to the level of current (I_L) which flows into a right side direct current reactor (17A, 17B), Control the ac input current (I_{U0} , I_{V0} , I_{W0}) which flows into the 1st conversion circuit (3A) and 2nd conversion circuit (3B) via a filter circuit (2) from a three phase alternating current power supply (1) to sine wave shape, and. The dc output (V_{DC}) of a constant voltage is taken out from a smoothing capacitor (18). The low following harmonics included in the ac input current (I_{U0} , I_{V0} , I_{W0}) of the output side of a filter circuit (2) are controlled further by this, and the peak value of pulse form current becomes small by the number of stages of a conversion circuit as compared with the case where the number of conversion circuits is one. For this reason, the reactor and capacitor which constitute a filter circuit (2) are made still smaller, and a filter circuit (2) can be miniaturized further. Since the 1st conversion circuit (3A), two or more 2nd conversion circuits (3B) that have the same composition, and two or more negative side direct current reactors (34A, 34B) were connected between the filter circuit (2) and the smoothing capacitor (18), The AC-DC converter of big capacity can be obtained easily.

[4] Shift an angle [every] switching phase [/ the reciprocal twice of the number of stages of the 1st conversion circuit (3A) and the 2nd conversion circuit (3B)] to 1 switching periods of the 1st conversion circuit (3A), respectively, and carry out on-off control of the 1st conversion circuit (3A) and 2nd conversion circuit (3B). The low following harmonics included in the ac input current (I_{U0} , I_{V0} , I_{W0}) of the output side of a filter circuit (2) are controlled still more strongly by this, The peak value of pulse form current becomes twice [reciprocal] a number of stages of the 1st conversion circuit (3A) and two or more 2nd conversion circuits (3B) as compared with the case where the number of conversion circuits is one, and switching frequency becomes the 1st conversion circuit (3A) and twice [number-of-stages] two or more 2nd conversion circuits (3B). For this reason, the value of the inductance of a reactor and the electric capacity of a capacitor which constitutes a filter circuit (2) can be made small according to the number of stages of the 1st conversion circuit (3A) and two or more 2nd conversion circuits (3B). Therefore, a filter circuit (2) can be further miniaturized according to the number of stages of the 1st conversion circuit (3A) and two or more 2nd conversion circuits (3B).

[0029]

[Effect of the Invention]As mentioned above, in this invention, since high tension is not impressed to the switching element in two or more conversion circuits, destruction of a switching element can be prevented and the reliability of an AC-DC converter can be improved.

[Translation done.]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2001-314086
(P2001-314086A)

(43)公開日 平成13年11月9日 (2001.11.9)

(51) Int.Cl.⁷
H 0 2 M 7/12

識別記号

F I
H 0 2 M 7/12

テーマコード(参考)
W 5 H 0 0 6
B
M

6 0 1

6 0 1 A

審査請求 未請求 請求項の数5 OL (全10頁)

(21)出願番号 特願2000-130924(P2000-130924)

(71)出願人 000106276

サンケン電気株式会社

埼玉県新座市北野3丁目6番3号

(22)出願日 平成12年4月28日 (2000.4.28)

(72)発明者 鶴谷 守

埼玉県新座市北野3丁目6番3号 サンケン電気株式会社内

(72)発明者 横山 伸明

埼玉県新座市北野3丁目6番3号 サンケン電気株式会社内

(74)代理人 100082049

弁理士 清水 敬一

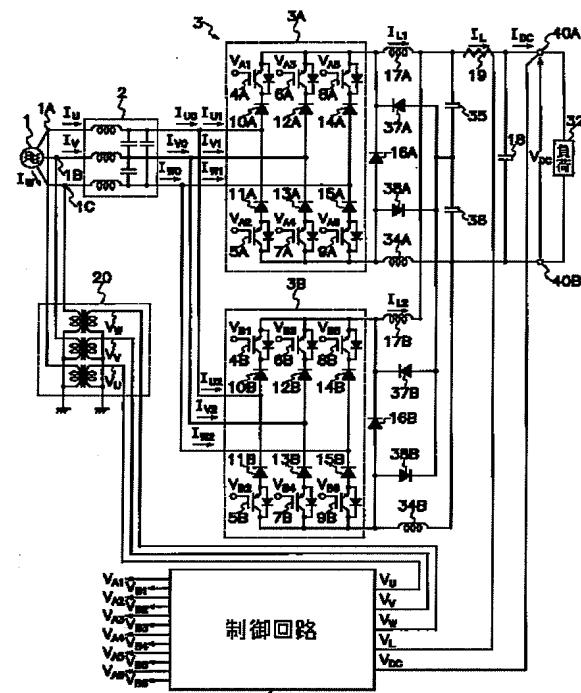
Fターム(参考) 5H006 AA05 CA01 CB01 CB08 CC04
CC08 DA04 DB02 DC02 DC05

(54)【発明の名称】 AC-D Cコンバータ

(57)【要約】

【課題】 AC-D Cコンバータの不平衡の出力電流により発生する不均等な電圧による変換回路のスイッチング素子の破壊を抑制する。

【解決手段】 AC-D Cコンバータの第1又は第2の変換回路(3A, 3B)内の第1～第6のIGBT(4A～9A; 4B～9B)がオンからオフに切り替えられると、正側直流リクトル(17A, 17B)と負側直流リクトル(34A, 34B)とに蓄積されたエネルギーの差分に相当する電流が直流リクトル(17A又は34A, 17B又は34B)、分圧用コンデンサ(35又は36)及び電圧平衡用ダイオード(37A, 38A)により構成される直流回路に流れ、分圧用コンデンサ(35又は36)が充電される。その結果、分圧用コンデンサ(35, 36)は略均等な電圧レベルに充電され、直流リクトル(17A, 34A, 17B, 34B)に均等な電流が流れるので、均等なレベルの電圧がオフしているIGBT(4A～9A; 4B～9B)に印加され、各変換回路(3A, 3B)内のIGBT(4A～9A; 4B～9B)の破壊を防止することができる。



【特許請求の範囲】

【請求項1】 交流入力端子と直流出力端子との間に並列に接続された複数の変換回路と、前記直流出力端子間に接続された平滑コンデンサとを備え、前記変換回路に設けたスイッチング素子をオン・オフ動作させることにより前記交流入力端子から供給される交流電力を前記変換回路により直流電力に変換して、前記直流出力端子から直流出力を取り出すAC-DCコンバータにおいて、

前記変換回路の出力端子間に接続された還流用整流素子と、

前記変換回路の各出力端子と前記直流出力端子との間に接続された直流リアクトルと、

前記直流出力端子間に接続された少なくとも2つの分圧用コンデンサと、

前記還流用整流素子と前記直流リアクトルとの接続点と前記分圧用コンデンサの接続点との間に接続された電圧平衡用整流素子とを備え、

前記変換回路の出力端子毎に前記直流リアクトル、分圧用コンデンサ及び電圧平衡用整流素子の直流回路を形成したことを特徴とするAC-DCコンバータ。

【請求項2】 前記複数の変換回路の各スイッチング位相をずらして前記スイッチング素子を制御する請求項1に記載のAC-DCコンバータ。

【請求項3】 前記変換回路は、前記交流入力端子と直流出力端子との間に並列に接続された第1の変換回路及び第2の変換回路を備え、

前記直流リアクトルは、前記第1の変換回路及び第2の変換回路の正側出力端子及び負側出力端子にそれぞれ接続される正側直流リアクトル及び負側直流リアクトルとを備えた請求項1又は2に記載のAC-DCコンバータ。

【請求項4】 前記直流リアクトルに流れる電流のレベルに応じて前記複数の変換回路のスイッチング素子をオン・オフ制御することにより、前記交流入力端子から前記フィルタ回路を介して前記複数の変換回路に流れる交流入力電流を正弦波状に制御すると共に、前記平滑コンデンサから定電圧の直流出力を取り出す請求項1に記載のAC-DCコンバータ。

【請求項5】 前記正側直流リアクトル間に接続され且つ中間タップが正側直流出力端子に接続された正側電流均衡用リアクトルと、前記負側直流リアクトル間に接続され且つ中間タップが負側直流出力端子に接続された負側電流均衡用リアクトルとを備えた請求項3に記載のAC-DCコンバータ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は交流入力電流を直流出力電流に変換するAC-DCコンバータ、特に複数の変換回路内に設けられたスイッチング素子の破壊を防止

するAC-DCコンバータに属する。

【0002】

【従来の技術】 従来のAC-DCコンバータは、例えば図3に示すように、リアクトル及びコンデンサを有し且つ三相交流電源(1)の交流入力端子(1A, 1B, 1C)に接続されるフィルタ回路(2)と、フィルタ回路(2)の出力端子に接続される第1及び第2の変換回路(3A, 3B)と、第1及び第2の変換回路(3A, 3B)の各出力端子間に接続される還流用整流素子としての第1及び第2の還流用ダイオード(16A, 16B)と、直流リアクトル(17A, 17B)を介して還流用ダイオード(16A, 16B)に接続される平滑コンデンサ(18)とを備えている。第1の変換回路(3A)は、橋絡接続

(ブリッジ接続)された3対のスイッチング素子を構成する第1～第6のIGBT(絶縁ゲート型バイポーラトランジスタ)(4A～9A)と、各IGBT(4A～9A)と直列に接続された逆流防止用整流素子を構成する第1～第6の逆流防止用ダイオード(10A～15A)とを有する。同様に、第2の変換回路(3B)は、橋絡接続(ブリッジ接続)された3対のスイッチング素子を構成する第1～第6のIGBT(絶縁ゲート型バイポーラトランジスタ)(4B～9B)と、各第1～第6のIGBT(4B～9B)と直列に接続された逆流防止用整流素子を構成する第1～第6の逆流防止用ダイオード(10B～15B)とを有する。直流リアクトル(17A, 17B)と出力端子(40A)との間に接続された電流検出器(19)は、正側直流リアクトル(17A)に流れる電流 I_{u1} と正側直流リアクトル(17B)に流れる電流 I_{u2} との和電流 I_u をその電流に対応する電圧 V_u として検出する。また、第1及び第2の還流用ダイオード(16A, 16B)と平滑コンデンサ(18)との間の負側ラインには、それぞれ正側直流リアクトル(17A, 17B)と同一の負側直流リアクトル(34A, 34B)が接続される。

【0003】 交流入力端子(1A, 1B, 1C)に接続される相電圧検出用トランス(20)は、三相交流電源(1)からのU相、V相及びW相の交流入力電圧 V_u , V_v , V_w を検出する。制御回路(21)は、相電圧検出用トランス(20)の検出電圧 V_u , V_v , V_w 及び電流検出器(19)の検出電圧 V_u 並びに平滑コンデンサ(18)の電圧 V_{dc} に応じて第1の変換回路(3A)内に設けられた第1～第6のIGBT(4A～9A)のゲート端子の各々に第1～第6のオン・オフ制御信号 $V_{A1}, V_{A2}; V_{A3}, V_{A4}; V_{A5}, V_{A6}$ を付与して第1～第6のIGBT(4～9)をオン・オフ制御すると共に、第2の変換回路(3B)内に設けられた第1～第6のIGBT(4B～9B)のゲート端子の各々に第1～第6のオン・オフ制御信号 $V_{B1}, V_{B2}; V_{B3}, V_{B4}; V_{B5}, V_{B6}$ を付与して第1～第6のIGBT(4B～9B)をオン・オフ制御する。

【0004】 図4に示すように、制御回路(21)は、基準電源(22)と、第1の誤差増幅器(23)と、第2の誤差増幅器(24)と、相電流基準信号発生回路(25)と、三角波発振回路(26)と、PWMコンパレータ(27, 28, 29)と、線電流パルス変換回路(30)と、制御信号出力回路(31)と、遅延

回路(33)とを備えている。基準電源(22)は、平滑コンデンサ(18)の両端から出力される直流出力電圧 V_{dc} の基準値を規定する基準電圧 V_{rd} を発生する。第1の誤差増幅器(23)は、平滑コンデンサ(18)の電圧 V_{dc} を基準電源(22)の基準電圧 V_{rd} と比較してそれらの誤差電圧信号 V_{e1} を出力する。第2の誤差増幅器(24)は、電流検出器(19)の検出電圧 V_L を第1の誤差増幅器(23)の出力信号 V_{e1} と比較してそれらの誤差電圧信号 V_{e2} を出力する。相電流基準信号発生回路(25)は、相電圧検出用トランス(20)の検出電圧 V_u , V_v , V_w 及び第2の誤差増幅器(24)の出力信号 V_{e2} に基づいてU相、V相及びW相の電流基準信号 V_{RUV} , V_{RVW} , V_{RWU} を発生する。三角波発振回路(26)は、三相交流電源(1)の周波数(50~60Hz)よりも十分に高い周波数(1~100kHz)の三角波信号 V_T を発生する。PWMコンパレータ(27, 28, 29)は、相電流基準信号発生回路(25)のU相、V相及びW相の電流基準信号 V_{RUV} , V_{RVW} , V_{RWU} を三角波発振回路(26)の三角波信号 V_T と比較して各相の電流のPWM変調信号 V_{PUV} , V_{PVW} , V_{PWU} を出力する。線電流パルス変換回路(30)は、各PWMコンパレータ(27, 28, 29)のPWM変調信号 V_{PUV} , V_{PVW} , V_{PWU} を「1」、「0」又は「-1」の3値の線電流パルス信号 V_{SU} (= V_{PUV} - V_{PWU}), V_{SV} (= V_{PVW} - V_{PUV}), V_{SW} (= V_{PWU} - V_{PVW})に変換する。制御信号出力回路(31)は、各線電流パルス信号 V_{SU} , V_{SV} , V_{SW} の値をそれぞれ判別して変換回路(3)の第1~第6のIGBT(4A~9A)の各ゲート端子に付与する第1~第6のオン・オフ制御信号 V_{A1} , V_{A2} ; V_{A3} , V_{A4} ; V_{A5} , V_{A6} を出力する。遅延回路(33)は、制御信号出力回路(31)から出力される第1~第6のオン・オフ制御信号 V_{A1} ~ V_{A6} よりも $\pi/2$ [rad]だけ位相の遅れた第1~第6のオン・オフ制御信号 V_{B1} ~ V_{B6} を遅延回路(33)を介して第2の変換回路(3B)の第1~第6のIGBT(4B~9B)の各ゲート端子に付与する。

【0005】制御信号出力回路(31)は、各線電流パルス信号 V_{SU} , V_{SV} , V_{SW} の何れかが「1」のときにそれに対応する第1の変換回路(3A)のアームの正側の第1、第3又は第5のIGBT(4A, 6A, 8A)のゲート端子に付与する第1、第3又は第5のオン・オフ制御信号 V_{A1} , V_{A3} , V_{A5} を高(H)レベルにして第1、第3又は第5のIGBT(4A, 6A, 8A)をオン状態にする。また、各線電流パルス信号 V_{SU} , V_{SV} , V_{SW} の何れかが「-1」のとき、それに対応するアームの負側の第2、第4又は第6のIGBT(5A, 7A, 9A)のゲート端子に付与する第2、第4又は第6のオン・オフ制御信号 V_{A2} , V_{A4} , V_{A6} を高(H)レベルにして第2、第4又は第6のIGBT(5A, 7A, 9A)をオン状態にする。更に、各線電流パルス信号 V_{SU} , V_{SV} , V_{SW} の何れかが「0」のとき、それに対応するアームの正側及び負側の第1及び第2のIGBT(4A, 5A)、第3及び第4のIGBT(6A, 7A)又は第5及び第6のIGBT(8A, 9A)のゲート端子に付与する第1及び第2、第3及び

第4又は第5及び第6のオン・オフ制御信号 V_{A1} , V_{A2} ; V_{A3} , V_{A4} ; V_{A5} , V_{A6} の何れか1組を低(L)レベルにして第1及び第2のIGBT(4A, 5A)、第3及び第4のIGBT(6A, 7A)又は第5及び第6のIGBT(8A, 9A)をオフ状態にする。第2の変換回路(3B)も同様に作動される。

【0006】第1の変換回路(3A)と同一の構成を有する第2の変換回路(3B)、第2の還流用ダイオード(16B)及び直流リアクトル(17B, 34B)は、第1の変換回路(3A)、

10 還流用ダイオード(16A)及び直流リアクトル(17A, 34A)と並列にフィルタ回路(2)と平滑コンデンサ(18)との間に接続される。制御回路(21)は、第1の変換回路(3A)に対して第2の変換回路(3B)のスイッチング位相を $\pi/2$ [rad]だけ遅延させ、正側直流リアクトル(17A)に流れる電流 I_{L1} と正側直流リアクトル(17B)に流れる電流 I_{L2} との和電流 I_L のレベルに応じて第1の変換回路(3A)及び第2の変換回路(3B)をオン・オフ制御する。

【0007】図3に示す従来のAC-DCコンバータの動作は以下の通りである。例えば、図5(A)に示す三相

20 交流電源(1)のU相の交流入力電流 I_u が正の半周期間のとき、電流検出器(19)の検出電圧 V_L 及び相電圧検出用トランス(20)の検出電圧 V_u , V_v , V_w 並びに平滑コンデンサ(18)の電圧 V_{dc} に応じてPWM変調された第1のオン・オフ制御信号 V_{A1} が制御回路(21)内の制御信号出力回路(31)から第1の変換回路(3A)内の第1のIGBT(4A)のゲート端子に入力され、第1の変換回路(3A)の第1のIGBT(4A)がオン・オフ動作される。これと同時に、第1の変換回路(3A)の第2のIGBT(5A)のゲート端子に入力される第2のオン・オフ制御信号 V_{A2} は低レベル一定となり、第1の変換回路(3A)の第2のIGBT(5A)がオフ状態となる。

30 【0008】また、三相交流電源(1)のU相の交流入力電流 I_u が負の半周期間のときは、電流検出器(19)の検出電圧 V_L 及び相電圧検出用トランス(20)の検出電圧 V_u , V_v , V_w 並びに平滑コンデンサ(18)の電圧 V_{dc} に応じてPWM変調された第2のオン・オフ制御信号 V_{A2} が制御回路(21)内の制御信号出力回路(31)から第1の変換回路(3A)の第2のIGBT(5A)のゲート端子に入力され、第1の変換回路(3A)の第2のIGBT(5A)がオン・オフ動作される。これと同時に、第1の変換回路(3A)の第1のIGBT(4A)のゲート端子に入力される第1のオン・オフ制御信号 V_{A1} は低レベル一定となり、第1の変換回路(3A)の第1のIGBT(4A)がオフ状態となる。これにより、第1の変換回路(3A)のU相アームに入力される電流 I_{u1} は図5(B)に示すように正負のパルス電流波形となる。

40 【0009】第1及び第2の変換回路(3A, 3B)のU相アームに入力される正負のパルス状の電流 I_{uo} はフィルタ回路(2)により低次の高調波成分が除去され、基本波成分のみの正弦波電流となる。V相アーム及びW相アーム

にも前記と略同様の動作が行なわれる。但し、U相アームの第1のIGBT(4A, 4B)がオン状態のときはV相アームの第4のIGBT(7A, 7B)又はW相アームの第6のIGBT(9A, 9B)の何れか1つがオン状態となり、U相アームの第2のIGBT(5A, 5B)がオン状態のときはV相アームの第3のIGBT(6A, 6B)又はW相アームの第5のIGBT(8A, 8B)の何れか1つがオン状態となる。

【0010】一方、図5(A)に示す三相交流電源(1)のU相の交流入力電流 I_{u0} が正の半周期間のとき、第2の変換回路(3B)内の第1のIGBT(4B)のゲート端子には、制御回路(21)内の制御信号出力回路(31)から遅延回路(33)を介して $\pi/2$ [rad]だけ位相の遅れた第1のオン・オフ制御信号 V_{B1} が入力され、第1の変換回路(3A)の第1のIGBT(4A)に対して $\pi/2$ [rad]だけスイッチング位相が遅れて第2の変換回路(3B)の第1のIGBT(4B)がオン・オフ動作される。

【0011】したがって、例えば第1及び第2の変換回路(3A, 3B)のU相アームの第1のIGBT(4A, 4B)及びV相アームの第4のIGBT(7A, 7B)がオン状態のときは、三相交流電源(1)のU相出力、フィルタ回路(2)、第1の逆流防止用ダイオード(10A, 10B)、第1のIGBT(4A, 4B)、直流リアクトル(17A, 17B)、平滑コンデンサ(18)並びに負荷(32)、第4のIGBT(7A, 7B)、第4の逆流防止用ダイオード(13A, 13B)、フィルタ回路(2)、三相交流電源(1)のV相出力の経路で電流が流れ、正側直流リアクトル(17A, 17B)にエネルギーが蓄積されると共に平滑コンデンサ(18)が充電される。その後、第1及び第2の変換回路(3A, 3B)のU相アームの第1のIGBT(4)がオフ状態になると、正側直流リアクトル(17A, 17B)の蓄積エネルギー及び平滑コンデンサ(18)の電荷が放出され、正側直流リアクトル(17A)、平滑コンデンサ(18)並びに負荷(32)、還流用ダイオード(16)の経路で電流が流れれる。また、第1及び第2の変換回路(3A, 3B)のU相アームの第2のIGBT(5A, 5B)及びV相アームの第3のIGBT(6A, 6B)がオン状態のときは、三相交流電源(1)のV相出力、フィルタ回路(2)、第3の逆流防止用ダイオード(12A, 12B)、第3のIGBT(6A, 6B)、直流リアクトル(17A, 17B)、平滑コンデンサ(18)並びに負荷(32)、第2のIGBT(5A, 5B)、第2の逆流防止用ダイオード(11A, 11B)、フィルタ回路(2)、三相交流電源(1)のU相出力の経路で電流が流れ、直流リアクトル(17A, 17B)にエネルギーが蓄積されると共に平滑コンデンサ(18)が充電される。その後、第1及び第2の変換回路(3A, 3B)のU相アームの第2のIGBT(5A, 5B)がオフ状態になると、正側直流リアクトル(17A, 17B)の蓄積エネルギー及び平滑コンデンサ(18)の電荷が放出され、直流リアクトル(17A, 7B)、平滑コンデンサ(18)並びに負荷(32)、還流用ダイオード(16)の経路で電流が流れれる。第1及び第2の変換回路(3A, 3B)のV相アームの第3及び第4のIGBT(6A, 6B, 7A, 7B)並びにW相アームの第5及び第6のIGBT

T(8A, 8B, 9A, 9B)がオン・オフ動作する場合又は第1及び第2の変換回路(3A, 3B)のU相アームの第1及び第2のIGBT(4A, 4B, 5A, 5B)並びにW相アームの第5及び第6のIGBT(8A, 8B, 9A, 9B)がオン・オフ動作するときも、前記と略同様の動作が行なわれる。以上により、図5(E)に示す一定レベルの直流電流 I_L が直流リアクトル(17)に流れ、平滑コンデンサ(18)の両端に直流出力電圧 V_{DC} が発生する。

【0012】第1及び第2の変換回路(3A, 3B)の第1～第6のIGBT(4A～9A, 4B～9B)のオン・オフ動作により平滑コンデンサ(18)の両端から出力される直流出力電圧 V_{DC} は、制御回路(21)内の第1の誤差増幅器(23)にて基準電源(22)の基準電圧 V_{u0} と比較され、直流出力電圧 V_{DC} 及び基準電圧 V_{RD} の誤差電圧信号 V_{E1} が第1の誤差増幅器(23)から出力される。第1の誤差増幅器(23)の誤差電圧信号 V_{E1} は、第2の誤差増幅器(24)内では電流検出器(19)により検出された直流リアクトル(17)の検出電圧 V_L と比較され、誤差電圧信号 V_{E1} 及び検出電圧 V_L の誤差電圧信号 V_{E2} が第2の誤差増幅器(24)から出力される。第2の誤差増幅器(24)の誤差電圧信号 V_{E2} は、相電圧検出用トランス(20)の検出電圧 V_u , V_v , V_w と共に相電流基準信号発生回路(25)に入力され、検出電圧 V_u , V_v , V_w 及び誤差電圧信号 V_{E2} に基づいて相電流基準信号発生回路(25)から図6(A)に示すU相、V相及びW相の電流基準信号 V_{RUV} , V_{RVW} , V_{RUW} が出力される。相電流基準信号発生回路(25)のU相、V相及びW相の電流基準信号 V_{RUV} , V_{RVW} , V_{RUW} は、各PWMコンパレータ(27, 28, 29)により三角波発振回路(26)の三角波信号 V_T とそれぞれ比較され、電流基準信号 V_{RUV} , V_{RVW} , V_{RUW} と三角波信号 V_T との関係が $V_{RUV} < V_T$ のときに低レベルとなり、 $V_{RUV} > V_T$ のときに高レベルとなる図6(B), (C), (D)に示すPWM変調信号 V_{PUV} , V_{PVW} , V_{PRU} が各PWMコンパレータ(27), (28), (29)から出力される。各PWMコンパレータ(27), (28), (29)のPWM変調信号 V_{PUV} , V_{PVW} , V_{PRU} は、線電流パルス変換回路(30)にてそれぞれ図6(E), (F), (G)に示す線電流パルス信号 $V_{PUV} - V_{PRU} = V_{SU}$; $V_{PVW} - V_{PUV} = V_{SV}$; $V_{PRU} - V_{PVW} = V_{SW}$ に変換される。線電流パルス変換回路(30)の線電流パルス信号 V_{SU} , V_{SV} , V_{SW} は、制御信号出力回路(31)にてそれらの値、即ち「1」、「0」又は「-1」がそれぞれ判別され、制御信号出力回路(31)から変換回路(3)の第1～第6のIGBT(4～9)の各ゲート端子に第1～第6のオン・オフ制御信号 V_{G1} , V_{G2} ; V_{G3} , V_{G4} ; V_{G5} , V_{G6} がそれぞれ付与される。

【0013】以上により、直流リアクトル(17)に流れる電流 I_L 及び三相交流電源(1)のU相、V相及びW相の交流入力電圧 V_u , V_v , V_w 並びに平滑コンデンサ(18)の両端の直流出力電圧 V_{DC} に応じて変換回路(3)内の第1～第6のIGBT(4～9)が制御回路(21)によりオン・オフ制御され、三相交流電源(1)からフィルタ回路(2)を介し

て変換回路(3)のU相、V相及びW相アームに流れる交流入力電流 I_{u0} , I_{v0} , I_{w0} が正弦波状に制御されると共に平滑コンデンサ(18)の両端から出力される直流出力電圧 V_{dc} が一定レベルに保持される。

【0014】これと同時に、第2の変換回路(3B)の第2のIGBT(5B)のゲート端子に入力される第2のオン・オフ制御信号 V_{B2} は低レベル一定となり、第2の変換回路(3B)の第2のIGBT(5B)がオフ状態となる。また、三相交流電源(1)のU相の交流入力電流 I_u が負の半周期間のとき、第2の変換回路(3B)の第2のIGBT(5B)のゲート端子には、制御回路(21)内の制御信号出力回路(31)から遅延回路(33)を介して $\pi/2$ [rad] だけ位相の遅れた第2のオン・オフ制御信号 V_{B2} が入力され、第1の変換回路(3A)の第2のIGBT(5A)に対して $\pi/2$ [rad] だけスイッチング位相が遅れて第2の変換回路(3B)の第2のIGBT(5B)がオン・オフ動作される。これと同時に、第2の変換回路(3B)の第1のIGBT(4B)のゲート端子に入力される第1のオン・オフ制御信号 V_{B1} は低レベル一定となり、第2の変換回路(3B)内の第1のIGBT(4B)がオフ状態となる。これにより、図5(C)に示すように第2の変換回路(3B)のU相アームに入力される電流 I_{v2} は、図5(B)に示す第1の変換回路(3A)のU相アームに入力される電流 I_{u1} に対して $\pi/2$ [rad] だけ位相の遅れた正負のパルス電流波形となる。

【0015】したがって、第1の変換回路(3A)のU相アームに入力される正負のパルス状の電流 I_{u1} と、第2の変換回路(3B)のU相アームに入力される正負のパルス状の電流 I_{v2} との和 $I_{u1} + I_{v2}$ がフィルタ回路(2)の出力側の電流 I_{w0} となるから、図5(D)に示すように低次高調波が抑制された凸形の電流波形となり、パルス状の電流の波高値 I_{uop} は変換回路の数(段数)が1つの場合に比較して1/2倍になると共にスイッチング周波数が2倍となる。図5(A)に示すフィルタ回路(2)の入力側の電流 I_u はフィルタ回路(2)により高調波成分が除去され、基本波成分のみの正弦波電流となる。第1及び第2の変換回路(3A, 3B)のV相アーム及びW相アームでも前記と略同様の動作が行なわれる。但し、何れの変換回路(3A, 3B)でも、U相アームの第1のIGBT(4A, 4B)がオン状態のときはV相アームの第4のIGBT(7A, 7B)又はW相アームの第6のIGBT(9)の何れか1つがオン状態となり、U相アームの第2のIGBT(5A, 5B)がオン状態のときはV相アームの第3のIGBT(6A, 6B)又はW相アームの第5のIGBT(8A, 8B)の何れか1つがオン状態となる。

【0016】図3に示すAC-DCコンバータでは、三相交流電源(1)からフィルタ回路(2)を介して変換回路(3)のU相、V相及びW相アームに流れる交流入力電流 I_{u0} , I_{v0} , I_{w0} が正弦波状に制御されると共に平滑コンデンサ(18)の両端から出力される直流出力電圧 V_{dc} が一定レベルに保持されるので、入力力率を約1.0に上昇

できると共に高安定な直流出力電圧 V_{dc} が得られる。また、第1の変換回路(3A)に対して並列に接続された第2の変換回路(3B)のスイッチング位相を $\pi/2$ [rad] だけ遅延させることにより、フィルタ回路(2)の出力側におけるU相、V相及びW相の電流 I_{u0} , I_{v0} , I_{w0} の低次高調波が抑制されるので、パルス状の電流の波高値 I_{uop} , I_{vop} , I_{wop} は変換回路の数(段数)が1つの場合に比較して1/2倍となると共にスイッチング周波数が2倍となる。このため、フィルタ回路(2)を構成するリクトルのインダクタンス及びコンデンサの静電容量の値は変換回路の数(段数)が1つの場合に比較して約 $1/2^2$ 倍=約1/4倍となり、これらの部品の外形が小さくなるのでフィルタ回路(2)を小型化できる。同様に、第1及び第2の変換回路(3A, 3B)を構成する第1～第6のIGBT(4A～9A; 4B～9B)に流れる電流の最大値も1/2倍となるので、各IGBT(4A～9A; 4B～9B)を小型にして第1及び第2の変換回路(3A, 3B)を小型化できる。したがって、フィルタ回路(2)並びに第1及び第2の変換回路(3A, 3B)を小型にしてAC-DCコンバータを小型化することが可能となる。更に、変換回路(3)及び還流用ダイオード(16)及び直流リクトル(17)を2段並列に接続したので、大容量のAC-DCコンバータを容易に得ることができる利点がある。

【0017】

【発明が解決しようとする課題】しかしながら、図3に示す従来のAC-DCコンバータでは一方の変換回路(3A又は3B)の出力電流が他方の変換回路(3B又は3A)の出力側に回り込み、正側出力ラインと負側出力ラインとに流れる電流のレベルに差違が生ずることがある。例えば、

30 第1の変換回路(3A)の正側出力ラインに5.5A(アンペア)の電流が流れるのに対して負側出力ラインに4.5Aの電流が流れ、第2の変換回路(3B)の正側出力ラインに4.5Aの電流が流れるのに対して負側出力ラインに5.5Aの電流が流れることがある。特に、各変換回路(3A, 3B)の正側及び負側の出力ラインに直流リクトル(17A, 34A; 17B, 34B)が接続されているので、各変換回路(3A, 3B)内に設けられた第1～第6のIGBT(4A～9A; 4B～9B)がオンからオフに切り替わるとき、直流リクトル(17A, 34A; 17B, 34B)に生ずる電圧がオフしたIGBTに不均等に印加され、各変換回路(3A, 3B)内のIGBTが破壊されたことがあった。

【0018】本発明は、不平衡の出力電流により発生する不均等な電圧による変換回路のスイッチング素子の破壊を抑制できるAC-DCコンバータを提供することを目的とする。

【0019】

【課題を解決するための手段】本発明によるAC-DCコンバータは、交流入力端子(1A, 1B, 1C)と直流出力端子(40A, 40B)との間に並列に接続された複数の変換回路(3A, 3B)と、直流出力端子(40A, 40B)間に接続された平滑コ

ンデンサ(18)とを備え、変換回路(3A, 3B)に設けたスイッチング素子(4A～9A; 4B～9B)をオン・オフ動作させることにより交流入力端子(1A, 1B, 1C)から供給される交流電力を変換回路(3A, 3B)により直流電力に変換して、直流出力端子(40A, 40B)から直流出力を取り出すことができる。このAC-DCコンバータは、変換回路(3A, 3B)の出力端子間に接続された還流用整流素子(16A, 16B)と、変換回路(3A, 3B)の各出力端子と直流出力端子(40A, 40B)との間に接続された直流リアクトル(17A, 17B, 34A, 34B)と、直流出力端子(40A, 40B)間に接続された少なくとも2つの分圧用コンデンサ(35, 36)と、還流用整流素子(16A, 16B)と直流リアクトル(17A, 17B, 34A, 34B)との接続点と分圧用コンデンサ(35, 36)の接続点と間に接続された電圧平衡用整流素子(37A, 38A, 37B, 38B)とを備えている。変換回路(3A, 3B)の出力端子毎に直流リアクトル(17A, 17B, 34A, 34B)、分圧用コンデンサ(35, 36)及び電圧平衡用整流素子(37A, 38A, 37B, 38B)の直流通路を形成する。何れかの変換回路(3A, 3B)内のスイッチング素子(4A～9A; 4B～9B)がオンからオフに切り替えられると、直流リアクトル(17A又は17B, 34A又は34B)内に蓄積されたエネルギーの差分に相当する電流が直流リアクトル(17A又は34A, 17B又は34B)、分圧用コンデンサ(35又は36)及び電圧平衡用整流素子(37A, 38A, 37B, 38B)により構成される直流通路に流れ、分圧用コンデンサ(35又は36)が充電される。その結果、分圧用コンデンサ(35, 36)は略均等な電圧レベルに充電され、直流リアクトル(17A, 34A, 17B, 34B)に均等な電流が流れるので、均等なレベルの電圧がオフしているスイッチング素子(4A～9A; 4B～9B)に印加され、各変換回路(3A, 3B)内のスイッチング素子(4A～9A; 4B～9B)の破壊を防止することができる。

【0020】本発明の実施の形態では、複数の変換回路(3A, 3B)の各スイッチング位相をずらしてスイッチング素子(4A～9A; 4B～9B)を制御する。変換回路(3)は、交流入力端子(1A, 1B, 1C)と直流出力端子(40A, 40B)との間に並列に接続された第1の変換回路(3A)及び第2の変換回路(3B)を備えている。直流リアクトル(17A, 17B, 34A, 34B)は、第1の変換回路(3A)及び第2の変換回路(3B)の正側出力端子及び負側出力端子にそれぞれ接続される正側直流リアクトル(17A, 17B)及び負側直流リアクトル(34A, 34B)とを備えている。このため、大容量のAC-DCコンバータを容易に得ることができる。

【0021】直流リアクトル(17A, 17B, 34A, 34B)に流れる電流(I_L)のレベルに応じて複数の変換回路(3A, 3B)のスイッチング素子(4A～9A; 4B～9B)をオン・オフ制御することにより、交流入力端子(1A, 1B, 1C)からフィルタ回路(2)を介して複数の変換回路(3A, 3B)に流れる交流入力電流(I_{uo} , I_{vo} , I_{wo})を正弦波状に制御すると共に、平滑コンデンサ(18)から定電圧の直流出力(V_{dc})を取り出す。これにより、フィルタ回路(2)の出力側の交流入力電流(I_{uo} , I_{vo} , I_{wo})に含まれる低次高調波が抑制され、

パルス状の電流の波高値は変換回路の数(段数)が1つの場合に比較して約1/2倍となる。したがって、フィルタ回路(2)を構成するリアクトル及びコンデンサを小さくできるので、フィルタ回路(2)を小型にしてAC-DCコンバータを小型化することが可能となる。

【0022】また、本発明の他の実施の形態では、正側直流リアクトル(17A, 17B)間に接続され且つ中間タップが正側直流出力端子(40A)に接続された正側電流均衡用リアクトル(41)と、負側直流リアクトル(34A, 34B)間に接続され且つ中間タップが負側直流出力端子(40B)に接続された負側電流均衡用リアクトル(42)とを備えている。第1及び第2の変換回路(3A, 3B)の各正側出力ラインに流れる電流のレベル差に基づく電流が正側電流均衡用リアクトル(41)に流れることにより、各変換回路(3A, 3B)の正側出力ラインにはバランスの取れた均等の電流が流れる。同様に、第1及び第2の変換回路(3A, 3B)の各負側出力ラインに流れる電流のレベル差に基づく電流が負側電流均衡用リアクトル(42)に流れることにより、各変換回路(3A, 3B)の負側出力ラインにはバランスの取れた均等の電流が流れる。したがって、第1及び第2の変換回路(3A, 3B)内のオフしているスイッチング素子(4A～9A; 4B～9B)にバランスの取れた電圧が印加されるので、各変換回路(3A, 3B)内のスイッチング素子(4A～9A; 4B～9B)の破壊を防止することができる。

【0023】

【発明の実施の形態】以下、本発明によるAC-DCコンバータの実施の形態を図1及び図2について説明する。但し、図1では図4と同一の箇所には同一の符号を付してその説明を省略すると共に、本発明によるAC-DCコンバータの他の実施形態を示す図2では図1と同一の箇所には同一の符号を付してその説明を省略する。図1に示すように、本実施の形態のAC-DCコンバータは、直流出力端子(40A, 40B)間に平滑コンデンサ(18)と並列に分圧用コンデンサ(35, 36)を接続し、還流用ダイオード(16A, 16B)と直流リアクトル(17A, 17B, 34A, 34B)との接続点と分圧用コンデンサ(35, 36)の接続点との間に電圧平衡用整流素子としての電圧平衡用ダイオード(37A, 38A, 37B, 38B)を接続した点に特徴がある。これにより、第1及び第2の変換回路(3A, 3B)の出力端子毎に直流リアクトル(17A, 17B, 34A, 34B)、分圧用コンデンサ(35, 36)及び電圧平衡用ダイオード(37A, 38A, 37B, 38B)の直流通路が形成される。その他の構成は、図3に示す従来のAC-DCコンバータと同様である。

【0024】上記の構成において、例えば第1の変換回路(3A)の正側出力ラインに5.5A、負側出力ラインに4.5Aの出力電流が流れ、第2の変換回路(3B)の正側出力ラインに4.5A、負側出力ラインに5.5Aの出力電流が流れるとする。この状態で各変換回路(3A, 3B)内の第1～第6のIGBT(4A～9A; 4B～9B)がオフすると、第1の変換回路(3A)側の負側直流リアクトル(34A)には4.

5Aの電流が流れようとし、正側直流リアクトル(17A)には5.5Aの電流が流れようするために、その差分の電流が正側直流リアクトル(17A)、分圧用コンデンサ(35)、電圧平衡用ダイオード(37A)の経路で流れ、分圧用コンデンサ(35)が充電される。同様に、第2の変換回路(3B)側の正側直流リアクトル(17B)に4.5Aの電流が流れようとし、負側直流リアクトル(34B)に5.5Aの電流が流れようとするために、その差分の電流が負側直流リアクトル(34B)、電流平衡用ダイオード(38B)、分圧用コンデンサ(36)の経路で流れ、分圧用コンデンサ(36)が充電される。その結果、分圧用コンデンサ(35, 36)が略均等な電圧レベルに充電されるので、正側直流リアクトル(17A, 17B)及び負側直流リアクトル(34A, 34B)に均等なレベルの電流が流れ。これにより、第1及び第2の変換回路(3A, 3B)内のオフしている第1～第6のIGBT(4A～9A; 4B～9B)に均等なレベルの電圧が印加されるので、不平衡の出力電流により発生する不均等な電圧による各変換回路(3A, 3B)内の第1～第6のIGBT(4A～9A; 4B～9B)の破壊を防止することができる。なお、本実施の形態のAC-DCコンバータの基本的な動作は図3に示す従来のAC-DCコンバータの動作と全く同様であるので、説明は省略する。

【0025】上記のように、本実施の形態では第1又は第2の変換回路(3A, 3B)内の第1～第6のIGBT(4A～9A; 4B～9B)がオンからオフに切り替えられると、直流リアクトル(17A又は17B, 34A又は34B)内に蓄積されたエネルギーの差分に相当する電流が直流リアクトル(17A又は34A, 17B又は34B)、分圧用コンデンサ(35又は36)及び電圧平衡用ダイオード(37A, 38A, 37B, 38B)により構成される直流回路に流れ、分圧用コンデンサ(35又は36)が充電される。これにより、分圧用コンデンサ(35, 36)は略均等な電圧レベルに充電され、直流リアクトル(17A, 34A, 7B, 34B)に均等な電流が流れるので、均等なレベルの電圧が第1又は第2の変換回路(3A, 3B)内の第1～第6のIGBT(4A～9A; 4B～9B)に印加され、第1～第6のIGBT(4A～9A; 4B～9B)の破壊を防止することができる。

【0026】図2は、正側直流リアクトル(17A, 17B)間に正側電流均衡用リアクトル(41)を接続して正側電流均衡用リアクトル(41)の中間タップと正側直流出力端子(40A)とを接続すると共に、負側直流リアクトル(34A, 34B)間に負側電流均衡用リアクトル(42)を接続して負側電流均衡用リアクトル(42)の中間タップと負側直流出力端子(40B)とを接続した本発明によるAC-DCコンバータの別の実施形態を示す。動作の際に、第1の変換回路(3A)の正側出力ラインに5.5Aの電流が流れ、負側出力ラインに4.5Aの電流が流れ、第2の変換回路(3B)の正側出力ラインに4.5Aの電流が流れ、負側出力ラインに5.5Aの電流が流れとする。このとき、第1の変換回路(3A)側の正側出力ラインと第2の変換回路(3B)側の正

側出力ラインとに流れる電流のレベルには1.0Aの差が発生する。このレベル差に基づく電流が正側電流均衡用リアクトル(41)に流れることにより、第1の変換回路(3A)側の正側出力ラインの電流は減少するように働き、第2の変換回路(3B)側の正側出力ラインの電流は増加するように働くため、共に正側出力ラインはバランスの取れた均等な電流が流れ。負側電流均衡用リアクトル(42)でも同様な作用が生じるので、負側出力ラインにもバランスの取れた均等な電流が流れ。また、第1～第6のIGBT(4A～9A; 4B～9B)のオフ時には、図1の実施の形態と同様に、正側直流リアクトル(17A)、正側電流均衡用リアクトル(41)、分圧用コンデンサ(35)、電圧平衡用ダイオード(37A)の経路で電流が流れ、分圧用コンデンサ(35)が充電される。また、第2の変換回路(3B)側でも同様な作用が生じ、負側直流リアクトル(34B)、電圧平衡用ダイオード(38B)、分圧用コンデンサ(36)、負側電流均衡用リアクトル(42)の経路で流れ、分圧用コンデンサ(36)が充電される。この結果、第1及び第2の変換回路(3A, 3B)内のオフしている第1～第6のIGBT(4A～9A; 4B～9B)にバランスの取れた電圧が印加され、各変換回路(3A, 3B)内の第1～第6のIGBT(4A～9A; 4B～9B)の破壊を防止することができる。

【0027】本発明の実施形態は前記の実施の形態に限定されず、種々の変更が可能である。例えば、上記の実施の形態では第1及び第2の変換回路(3)を構成するスイッチング素子としてIGBT(絶縁ゲート型バイポーラトランジスタ)を使用した形態を示したが、MOSFET(MOS型電界効果トランジスタ)、接合型バイポーラトランジスタ又はJ-FET(接合型電界効果トランジスタ)等も使用可能である。また、上記の実施の形態ではフィルタ回路(2)と平滑コンデンサ(18)との間に変換回路(3)及び還流用ダイオード(16)及び直流リアクトル(17)を2段並列に接続した形態を示したが、2段以上並列に接続することも可能である。この場合、各段の変換回路(3)のスイッチング位相をそれぞれ変換回路(3)の1スイッチング周期に対して変換回路(3)の段数の逆数倍に対応する角度、即ち π/n [rad] (n:変換回路(3)の段数) ずつずらしてオン・オフ制御すれば、フィルタ回路(2)の出力側におけるU相、V相及びW相のパルス状の電流 I_{u0}, I_{v0}, I_{w0} の波高値 $I_{uop}, I_{vop}, I_{wop}$ は変換回路(3)が1つの場合に比較して $1/n$ 倍となると共にスイッチング周波数がn倍となる。したがって、フィルタ回路(2)を構成するリアクトルのインダクタンス及びコンデンサの静電容量値は変換回路(3)が1つの場合に比較して約 $1/n^2$ 倍となり、前記実施の形態よりも更に小さくできるので、フィルタ回路(2)を変換回路(3)の段数に応じて更に小型化できる利点がある。また、フィルタ回路(2)と平滑コンデンサ(18)との間に変換回路(3)及び還流用ダイオード(16)及び直流リアクトル(17)を2段以上並列に接続したので、上記の実施の

形態より更に大きな容量のAC-D Cコンバータを得ることができる。更に、三相交流用のAC-D Cコンバータの場合に限らず単相交流用又は三相以上の多相交流用のAC-D Cコンバータにも本発明を適用できることは容易に理解できよう。

【0028】本発明の実施の形態では、下記の作用効果が得られる。

[1] 分圧用コンデンサ(35, 36)は略均等な電圧レベルに充電され、直流リアクトル(17A, 34A, 17B, 34B)に均等な電流が流れるので、均等なレベルの電圧がオフしているIGBT(4A~9A; 4B~9B)に印加され、各変換回路(3A, 3B)内のIGBT(4A~9A; 4B~9B)の破壊を防止することができる。

[2] 正側直流リアクトル(17A, 17B)に流れる電流(I_L)のレベルに加えて、交流電源(1)の電圧(V_u , V_v , V_w)及び平滑コンデンサ(18)の電圧(V_{dc})の少なくとも一方に応じて、第1の変換回路(3A)及び第2の変換回路(3B)をオン・オフ制御するので、交流電源(1)からフィルタ回路(2)を介して第1の変換回路(3A)及び第2の変換回路(3B)に流れる交流入力電流(I_{uo} , I_{vo} , I_{wo})をより正確な正弦波に制御すると共に、平滑コンデンサ(18)からより安定な定電圧の直流出力(V_{dc})を取り出すことができる。

[3] 複数の変換回路(3A, 3B)と複数の正側直流リアクトル(17A, 17B)とをフィルタ回路(2)と平滑コンデンサ(18)との間に接続し、正側直流リアクトル(17A, 17B)に流れる電流(I_L)のレベルに応じて第1の変換回路(3A)及び第2の変換回路(3B)をオン・オフ制御することにより、三相交流電源(1)からフィルタ回路(2)を介して第1の変換回路(3A)及び第2の変換回路(3B)に流れる交流入力電流(I_{uo} , I_{vo} , I_{wo})を正弦波状に制御すると共に平滑コンデンサ(18)から定電圧の直流出力(V_{dc})を取り出す。これにより、フィルタ回路(2)の出力側の交流入力電流(I_{uo} , I_{vo} , I_{wo})に含まれる低次高調波が更に抑制され、パルス状の電流の波高値は変換回路が1つの場合に比較して変換回路の段数分だけ小さくなる。このため、フィルタ回路(2)を構成するリアクトル及びコンデンサを更に小型にしてフィルタ回路(2)を更に小型化できる。また、第1の変換回路(3A)と同一の構成を有する複数の第2の変換回路(3B)と複数の負側直流リアクトル(34A, 34B)とをフィルタ回路(2)と平滑コンデンサ(18)との間に接続したので、更に大きな容量のAC-D Cコンバータを得ることができる。

[4] 第1の変換回路(3A)の1スイッチング周期に対して第1の変換回路(3A)及び第2の変換回路(3B)の段数の逆数倍に対応する角度ずつスイッチング位相をそれぞれずらして第1の変換回路(3A)及び第2の変換回路(3B)をオン・オフ制御する。これにより、フィルタ回路(2)の出力側の交流入力電流(I_{uo} , I_{vo} , I_{wo})に含まれる低次高調波が更に強く抑制され、パルス状の電流の波高値は変換回路が1つの場合に比較して第1の変換回路(3A)及び

複数の第2の変換回路(3B)の段数の逆数倍となると共に、スイッチング周波数が第1の変換回路(3A)及び複数の第2の変換回路(3B)の段数倍となる。このため、フィルタ回路(2)を構成するリアクトルのインダクタンス及びコンデンサの静電容量の値を第1の変換回路(3A)及び複数の第2の変換回路(3B)の段数に応じて小さくできる。したがって、フィルタ回路(2)を第1の変換回路(3A)及び複数の第2の変換回路(3B)の段数に応じて更に小型化できる。

【0029】

【発明の効果】前記のように、本発明では、複数の変換回路内のスイッチング素子に高電圧が印加されないため、スイッチング素子の破壊を防止でき、AC-D Cコンバータの信頼性を向上することができる。

【図面の簡単な説明】

【図1】 本発明によるAC-D Cコンバータの一実施の形態を示す電気回路図

【図2】 本発明による他の実施の形態を示す電気回路図

【図3】 従来のAC-D Cコンバータを示す電気回路図

【図4】 図3に示す制御回路の内部構成を示す回路ブロック図

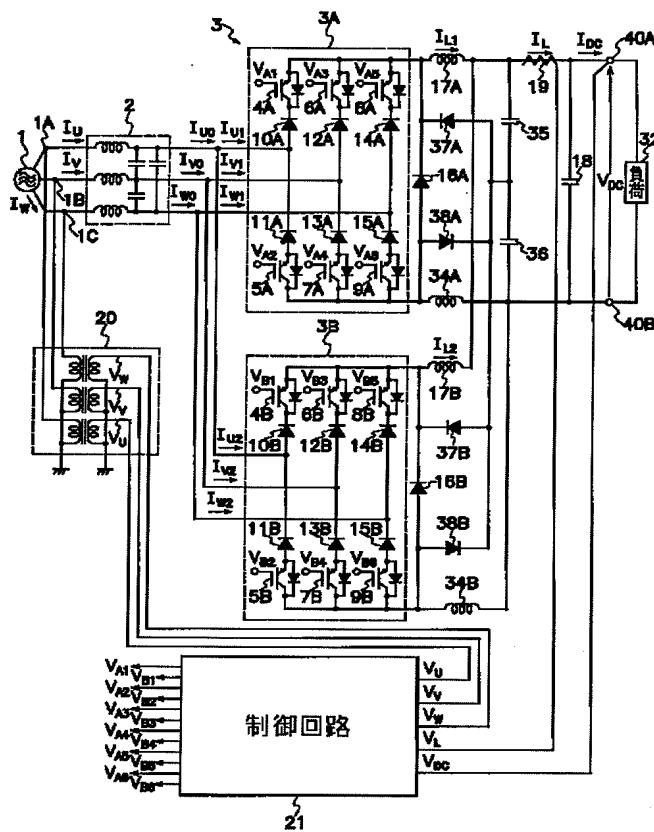
【図5】 図3に示すAC-D Cコンバータの主要各部の電流を示す波形図

【図6】 図4の制御回路の各部の信号を示すタイミングチャート

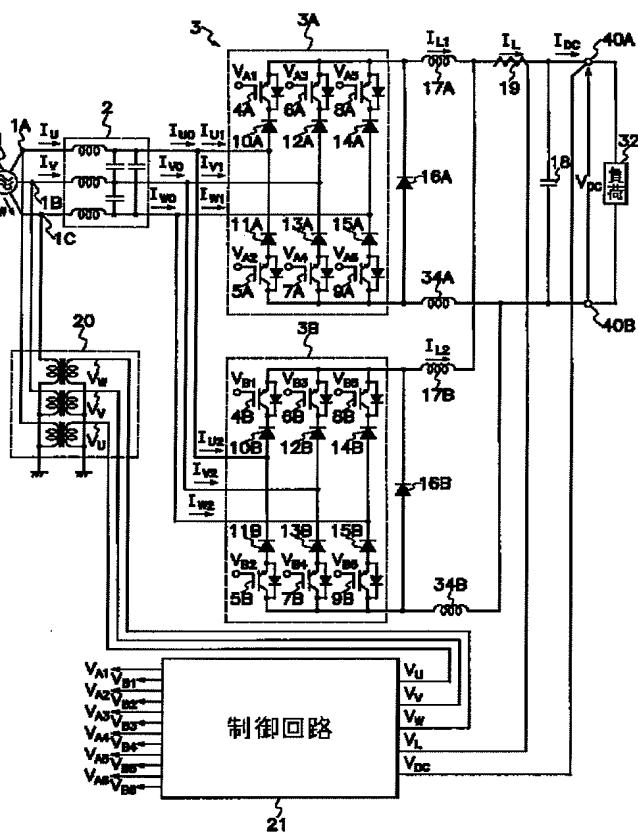
【符号の説明】

(1) .. 三相交流電源（交流電源）、 (1A, 1B, 1C) .. 交流流入力端子、 (2) .. フィルタ回路、 (3) .. 変換回路、 (3A) .. 第1の変換回路、 (3B) .. 第2の変換回路、 (4A~9A; 4B~9B) .. 第1~第6のIGBT（スイッチング素子）、 (10A~15A; 10B~15B) .. 第1~第6の逆流防止用ダイオード（逆流防止用整流素子）、 (16A) .. 第1の還流用ダイオード（還流用整流素子）、 (16B) .. 第2の還流用ダイオード（環流用整流素子）、 (17A, 17B) .. 正側直流リアクトル、 (18) .. 平滑コンデンサ、 (19) .. 電流検出器、 (20) .. 相電圧検出用トランス、 (21) .. 制御回路、 (22) .. 基準電源、 (23) .. 第1の誤差増幅器、 (24) .. 第2の誤差増幅器、 (25) .. 相電流基準信号発生回路、 (26) .. 三角波発振回路、 (27, 28, 29) .. PWMコンパレータ、 (30) .. 線電流パルス変換回路、 (31) .. 制御信号出力回路、 (32) .. 負荷、 (33) .. 遅延回路、 (34A, 34B) .. 負側直流リアクトル、 (35, 36) .. 分圧用コンデンサ、 (37A, 38A, 37B, 38B) .. 電圧平衡用整流素子（電圧平衡用ダイオード）、 (40A, 40B) .. 直流出力端子、 (41) .. 正側電流均衡用リアクトル、 (42) .. 負側電流均衡用リアクトル

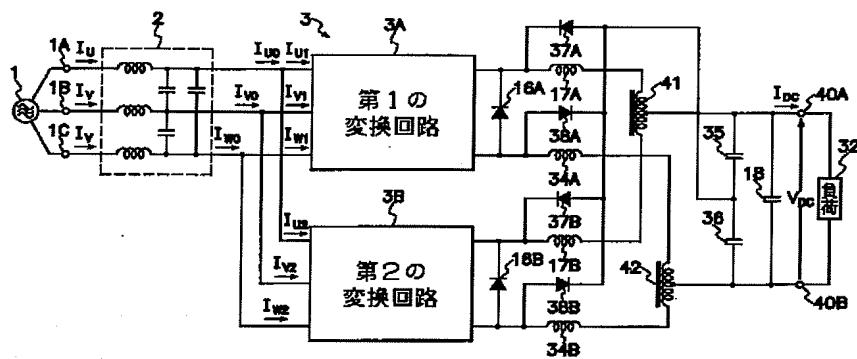
【図1】



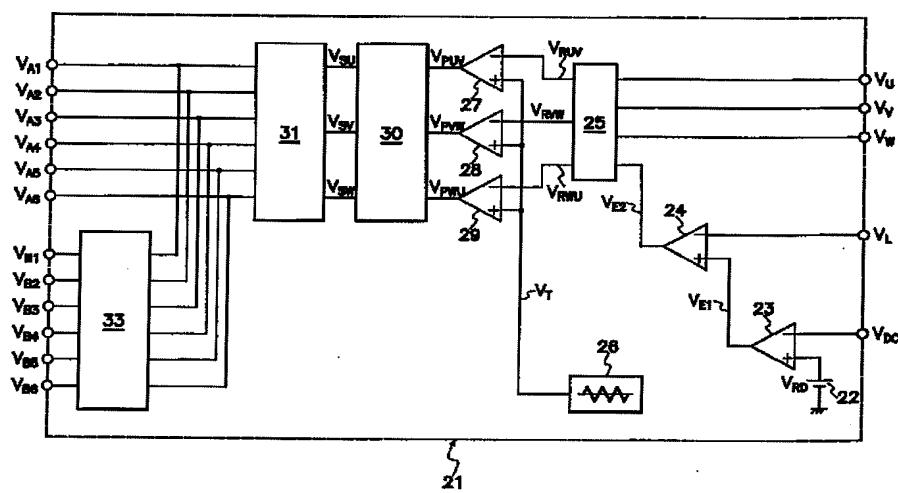
【図3】



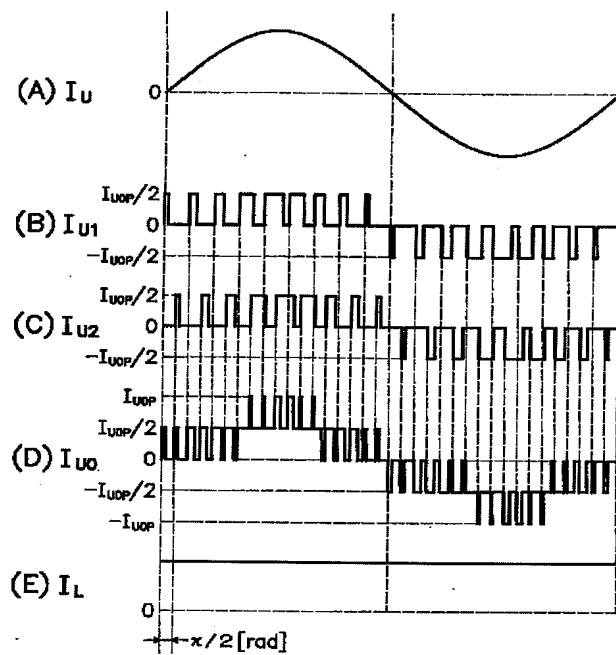
【図2】



【図4】



【図5】



【図6】

